

第17回 LPBシステムソリューションフォーラム

電源回路のEMI設計フロントローディング検証

システムフロントローディングWG

EMC & 電源設計実証TG

コニカミノルタ 野村 毅

発表の概要

EMC&電源設計実証TG ではEMC設計のフロントローディングの姿を具体的に描き、課題と解決手段を議論します。

今回はLEDドライバ回路のEMI評価をテーマとして選定し、評価基板の作成、デバイスモデルの策定、実測検証、MBSEによるフロントローディングフローの作成を計画しています。

その実施状況について説明します。

背景

EMCのフロントローディングは開発プロセスを最適化する上で重要かつ困難なテーマである

その実現に向けてはまだまだ課題があるセットメーカーも少なくないのは？

当TGは、EMCのフロントローディングを実現するための課題の共有、その解決手段を検討する場を提供しています

TGの方針

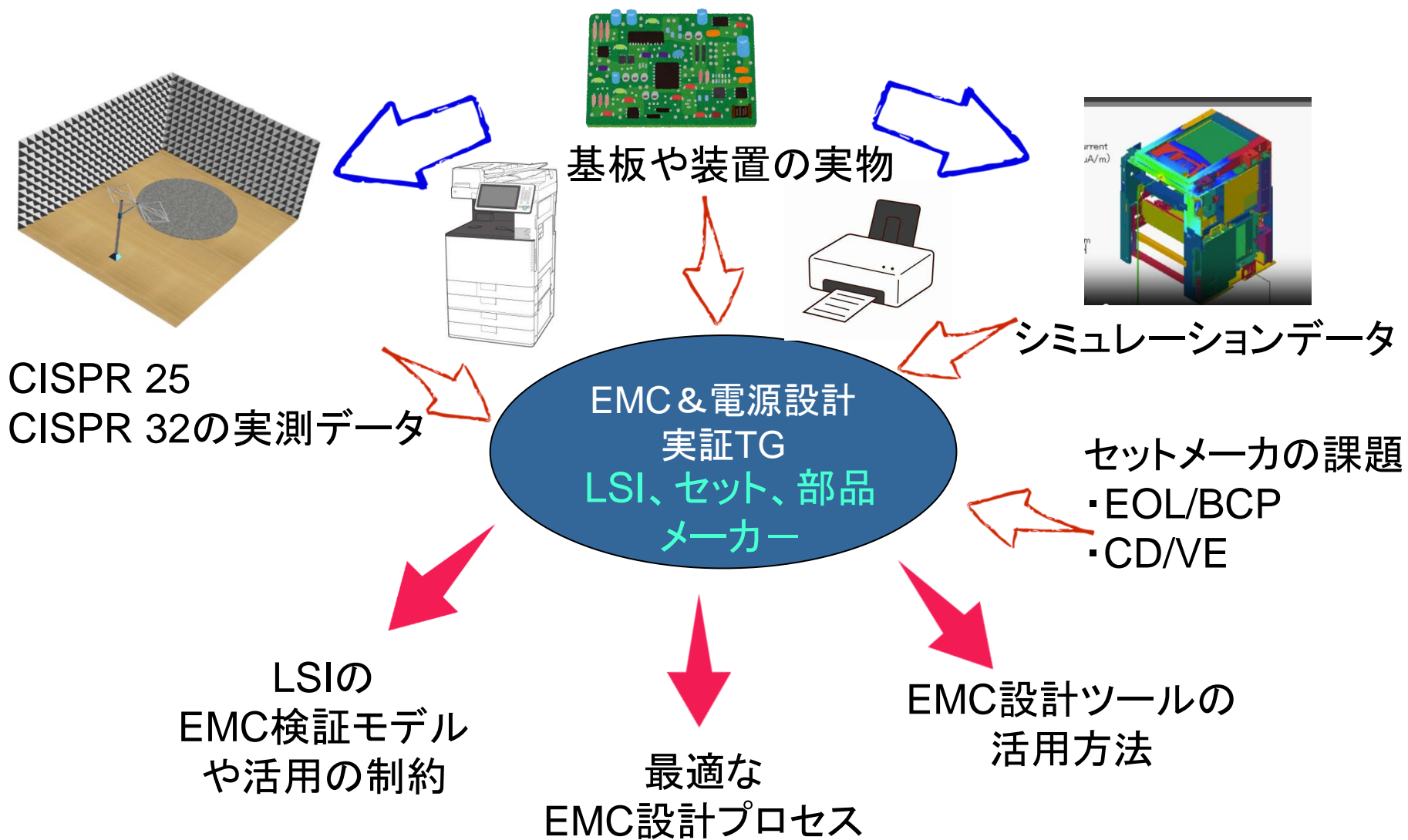
秘匿情報を話したくないので概念論になりやすいが、できるだけ具体的な議論がしたい

データに基づいた課題形成と解決策の議論に結び付けたい

メンバーが課題と考えるモチーフを決めて具体化したい

評価基板などJEITAで作成してOPENに会話ができるようにする

活動のINPUTとOUTPUT

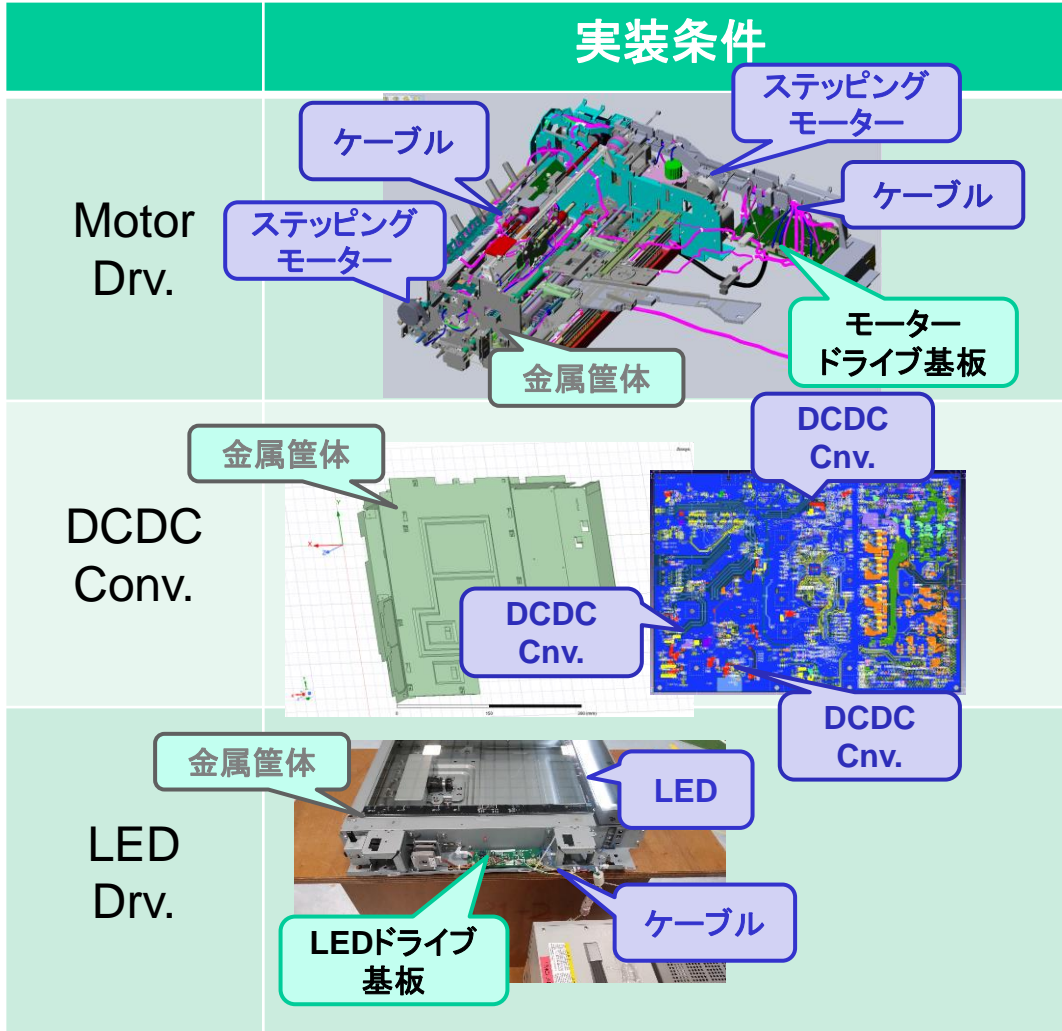


昨年度までの検証から

セットメーカーの課題 モーターの選択

MFPのEMIの問題

実装条件



電力系LSIにまつわる
EMI問題を解決したい

電力系デバイスの設計
技術が得られると広く
課題解決に役立つ

流通しているDC-DCConv.モデルの検証

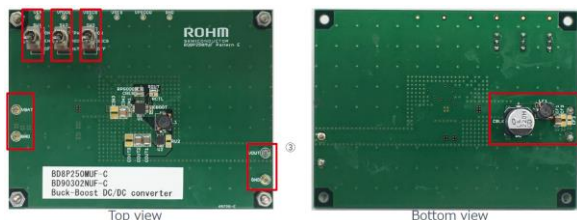
Webで取得できるモデルを検証してみよう

解析モデル

Webで流通しているモデル

受動部品の等価化回路

評価基板

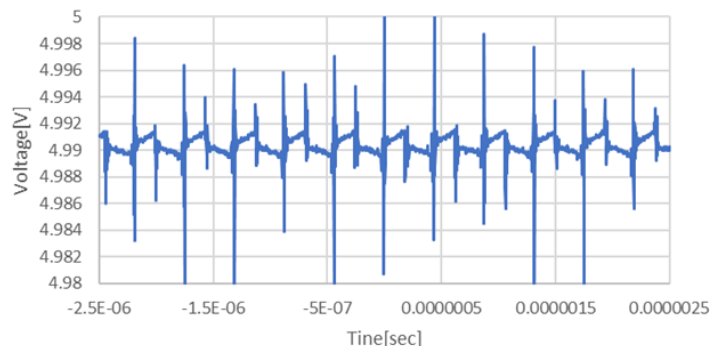


基板パターンデータ

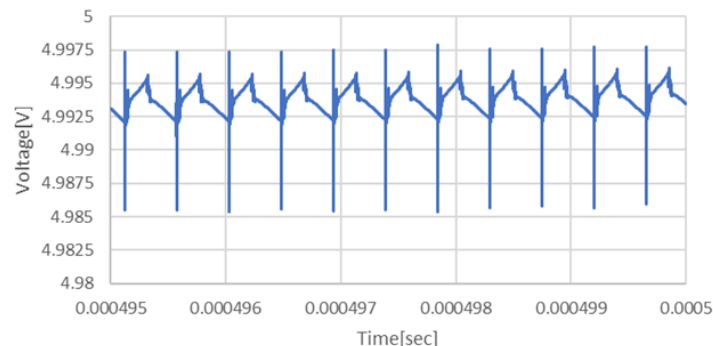
基板のSparaを導出

OUTPUT電圧の測定結果と解析結果

VOUT電圧波形



VOUT電圧波形



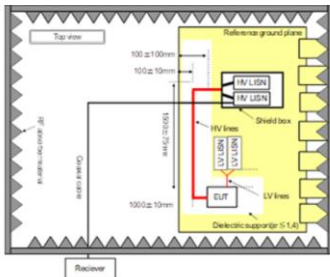
機能的検証については実測と解析で相関をとることができた

流通しているDC-DCConv.モデルの検証

Webで取得できるモデルを検証してみよう

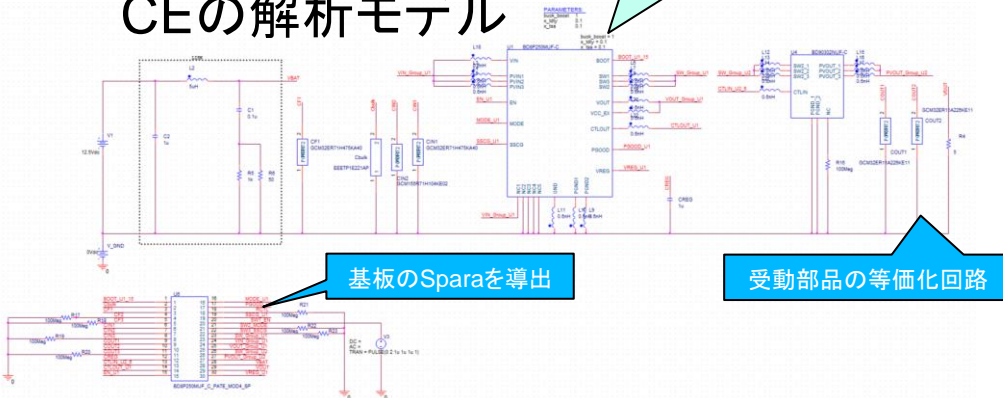
CEの測定

伝導エミッション 電圧法



CEの解析モデル

Webで流通しているモデル



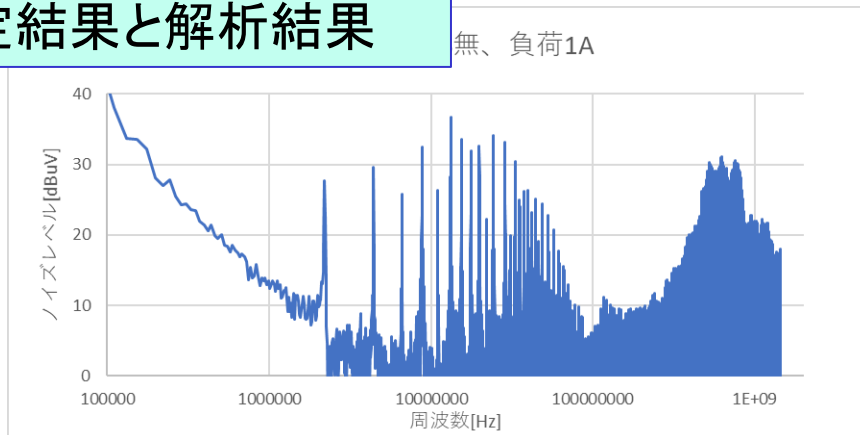
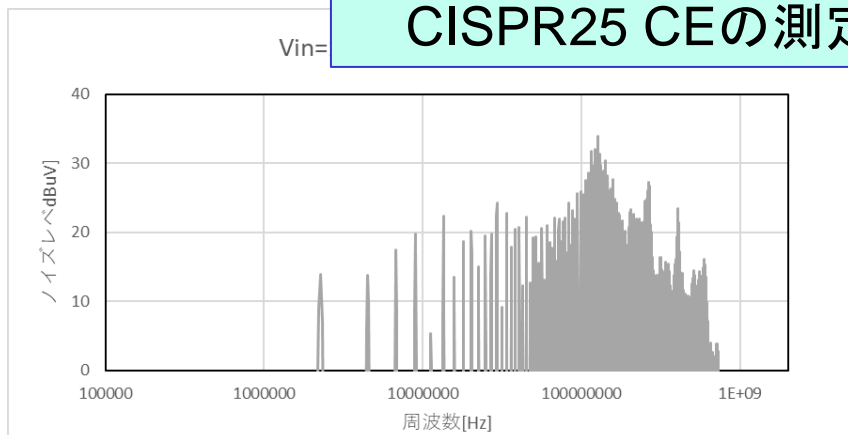
基板のSparaを導出

受動部品の等価化回路

CISPR25 CEの測定結果と解析結果

Vin=

無、負荷1A



EMIについては実測と解析で相関をとることができなかった

流通しているDC-DCConv.モデルの検証

Webで取得できるモデルを検証してみよう

機能評価モデルは、動作の検証や出力波形のリップルスパイクについての検証に適しているが、CISPRE25 CEの実測との相関性は得られなかった。

EMI検証には使えない

5~10dB程度の精度はほしい

共振周波数はあってほしい

Spice解析が重い

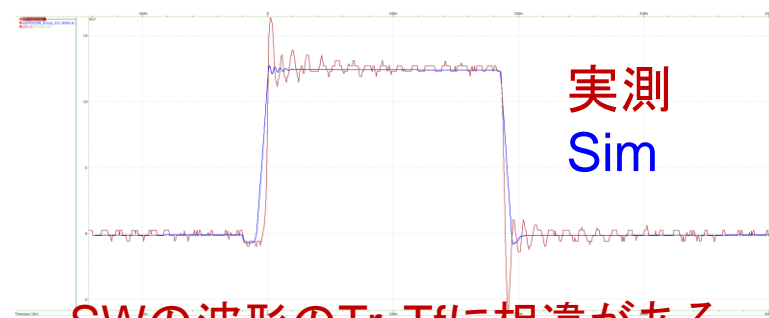
実測と解析の差異の原因と考えられるもの

端子から見たインピーダンスの差異



モデルには端子のL成分が定義されていない
容量成分に差がある

SW波形の実測と解析の差異

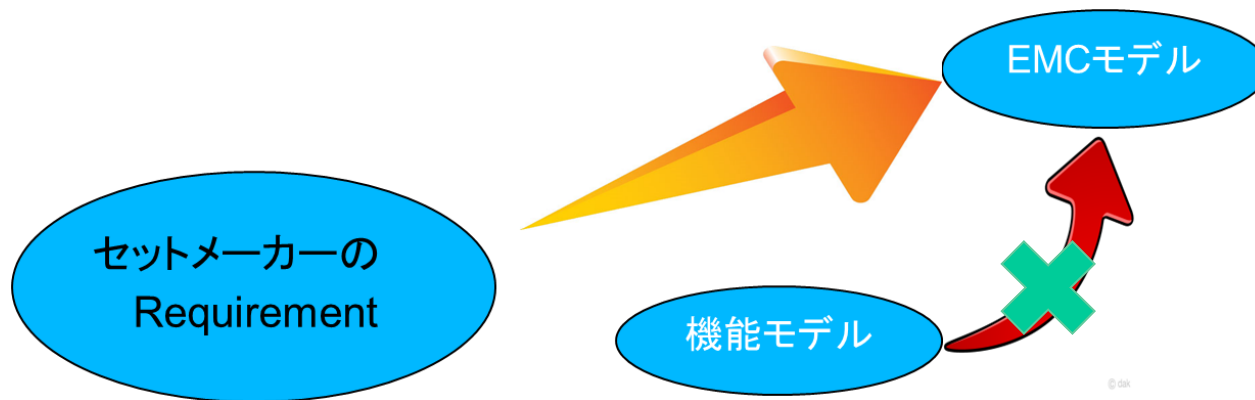


SWの波形のTr・Tfに相違がある
リップルの波高値、周波数が再現できていない

モデルに求められる要件

流通しているモデルを評価してみて改めてわかったこと

EMIの検証に必要なモデルパラメータをモデル化
できていること
機能評価モデルの延長線になくてもよい
機能を限定して軽いモデルが良い

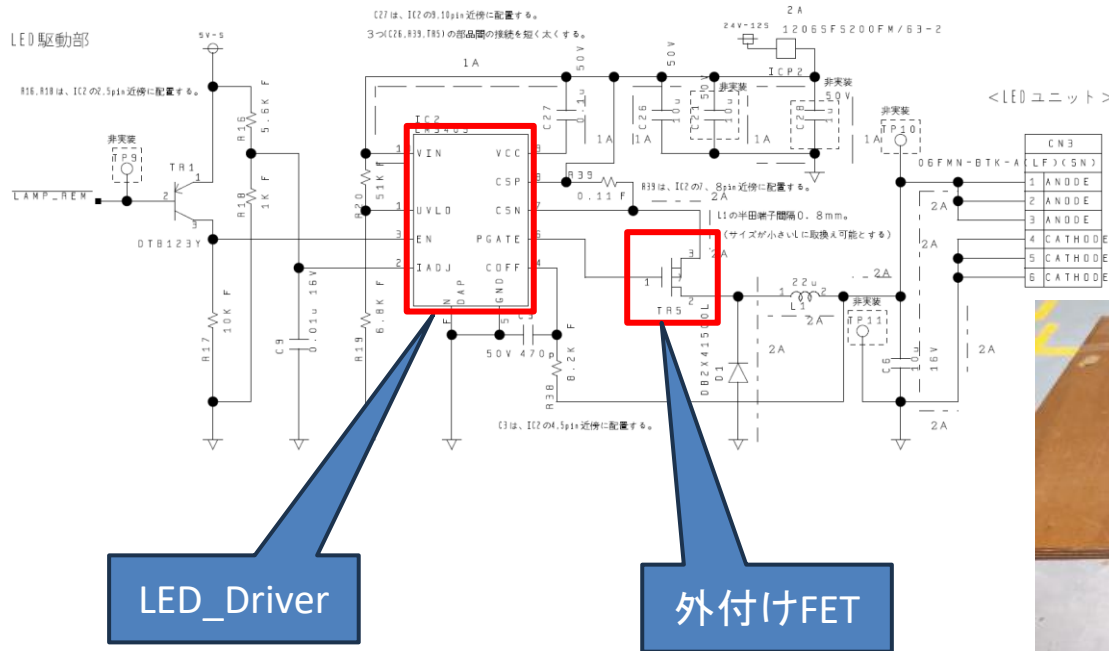


本年度の活動

ターゲットの再設定

- EMIに特化したモデルの策定ができるターゲットを設定
実測からモデルの作成を志向→LSIが外付けのFETを駆動するもの

LEDドライバなら別FETもあり



スキャナーの照明用
LEDの点灯回路

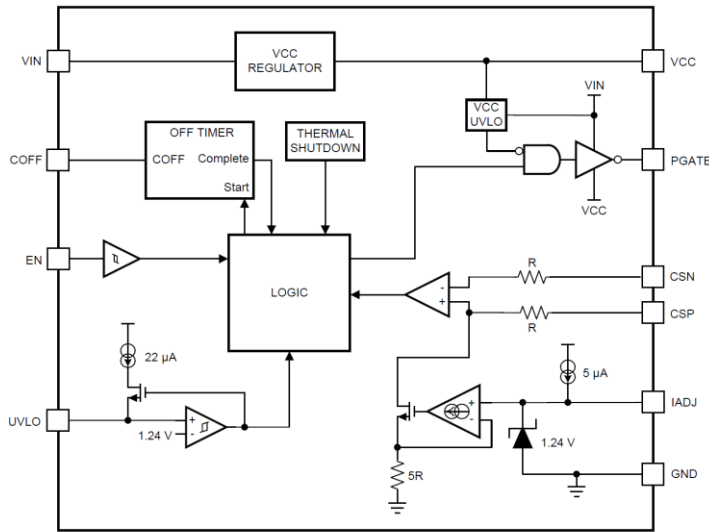


対象とするLSI(LED_Driver)

TEXAS INSTRUMENTS製

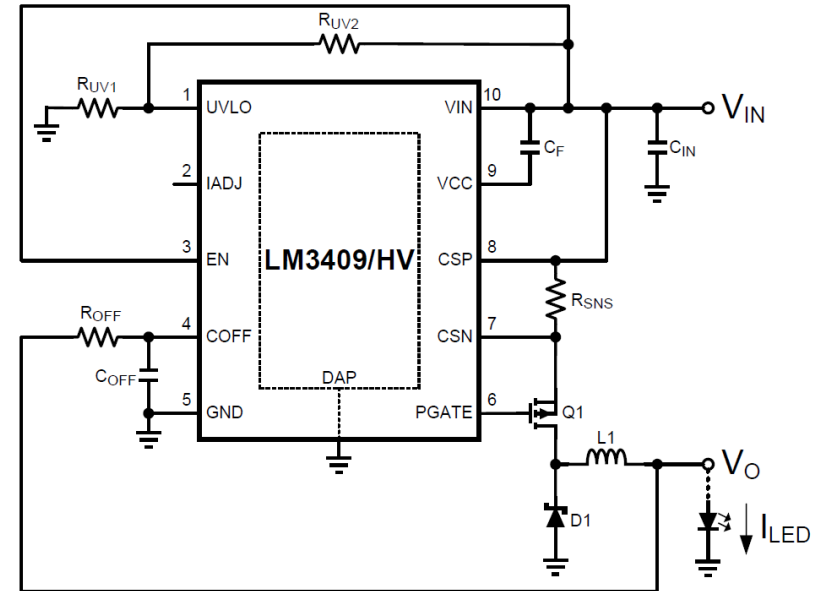
P-FET Buck Controller for High-Power LED Drivers LM3409

LSIの内部ブロック図



LSIの使用例

Typical Application Schematic

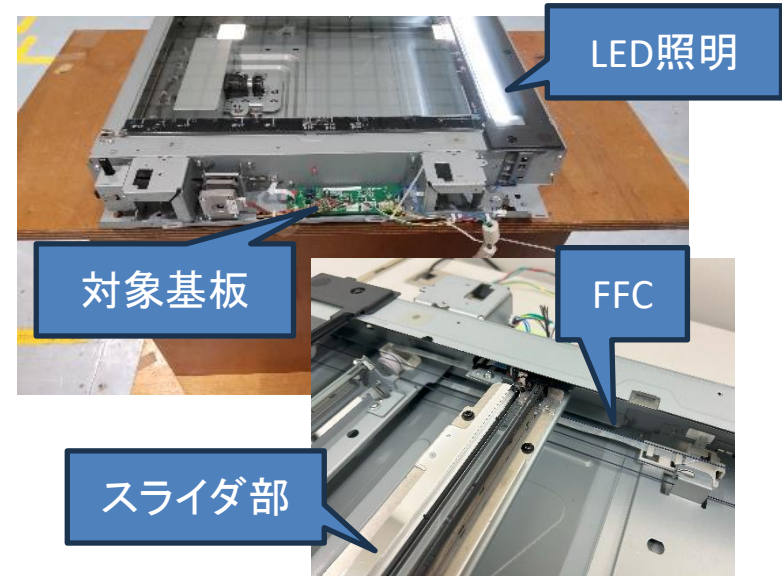
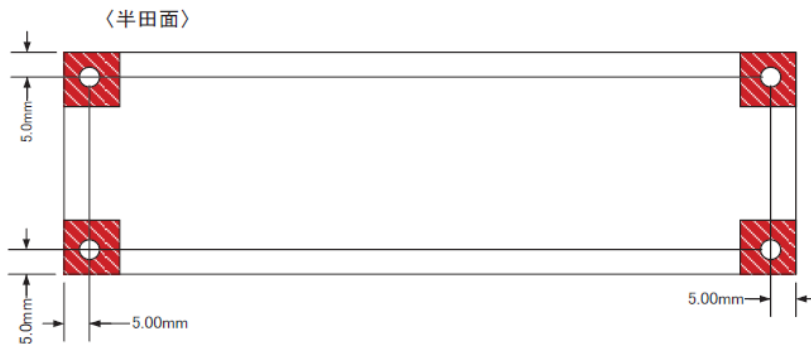
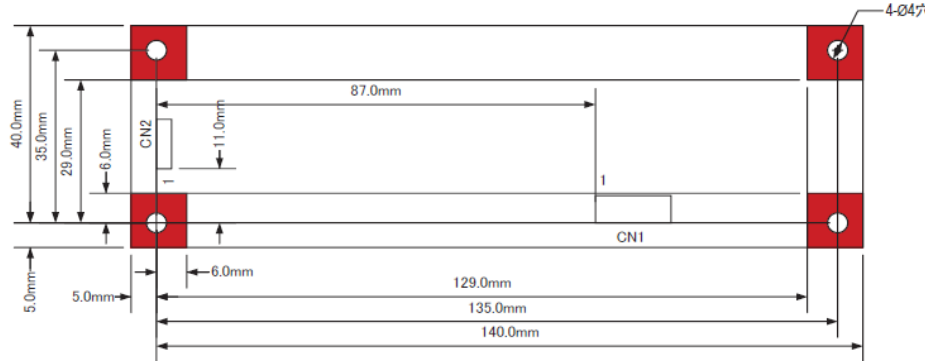


外形

基板外形

セットメーカーの課題

基板単体と製品に実装した状態では放射の傾向が異なるので基板単体での評価では必要な対策部品の判断ができない



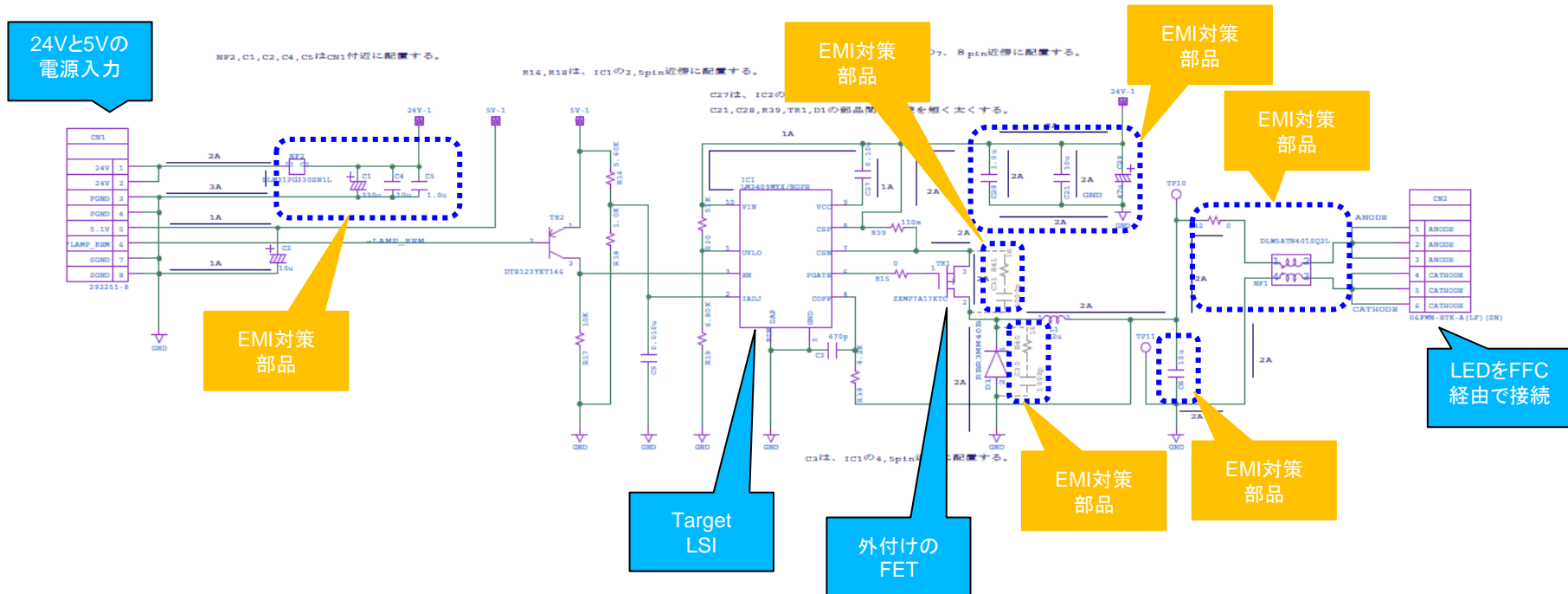
MFPのスキヤナに実装できるような外形とし、簡易的な製品形態での測定もできるようにする

回路図

回路図

セットメーカーの課題

必要最低限の対策部品でコストを最適化したい



評価対象をシンプル化するためLEDの点灯回路のみを基板に作成。
EMI対策効果を検証できるように対策回路を実装できるパターンとした。

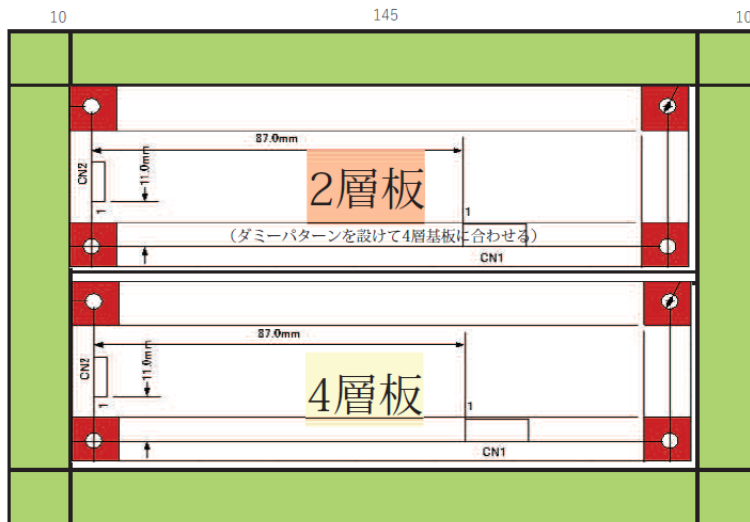
層構造

層構造の工夫

セットメーカーの課題

コストダウン要望⇒両面基板化によりEMI問題が発生する場合が多い。

4層基板と両面基板を作成しその差異を検証できるようにする

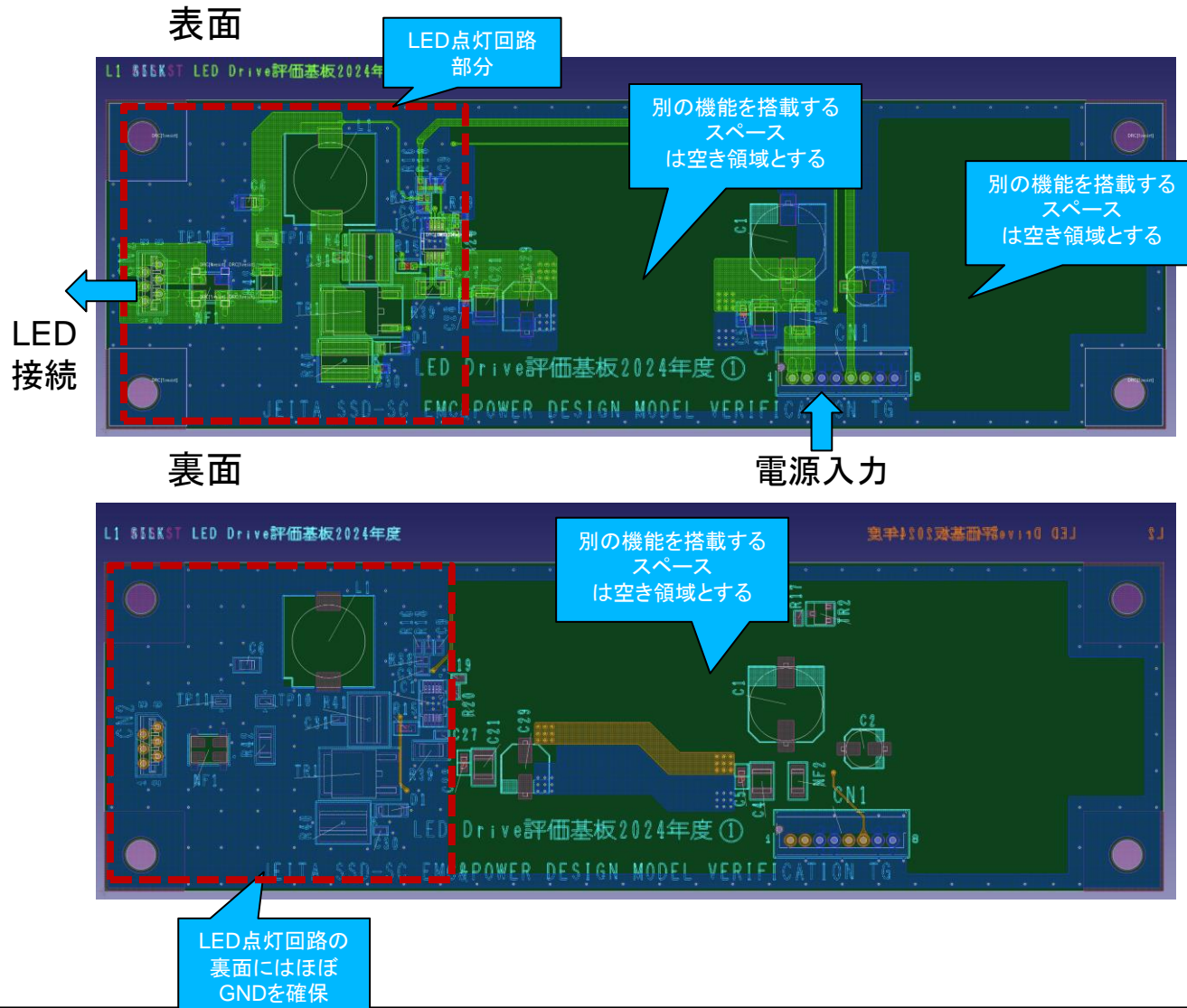


層構成		2025.1.31					
層数	4	板厚	1.6	基 材	MCL-E-75G/GEA-75G		
層構成	種類	使用材	材料呼び厚	成形厚さ	層間予測	誘電率 @1GHz	誘電正接 @1GHz
	レジスト	PSR-4000 AM02			0.020	4.1	0.019
L1	Cu	銅箔+銅めっき	0.035	0.055	0.205	4.52	0.0165~0.0169
~~~~~	プリプレグ	GEA-75G	0.2	0.213	0.205	4.52	0.0165~0.0169
L2	Cu	銅箔	0.035	0.035	0.930	4.6	0.0163~0.0167
=====	コア	MCL-E-75G	1.0				
L3	Cu	銅箔	0.035	0.035	0.205	4.52	0.0165~0.0169
~~~~~	プリプレグ	GEA-75G	0.2	0.213	0.205	4.52	0.0165~0.0169
L4	Cu	銅箔+銅めっき	0.035	0.055	0.020	4.1	0.019
	レジスト	PSR-4000 AM02			1.560		
レジストップ間厚み予測					1.560		

4層基板の内層を使わずにパターン設計し両面基板とする。

その後内層にべたGND層を追加してGNDを強化した4層基板を作成する

両面基板



両面基板特有のGNDの脆弱性は、他の機能BLOCKと同居する基板で顕著になる。今回は、他のBLOCK搭載部分はGNDを作成せず脆弱性を再現した。

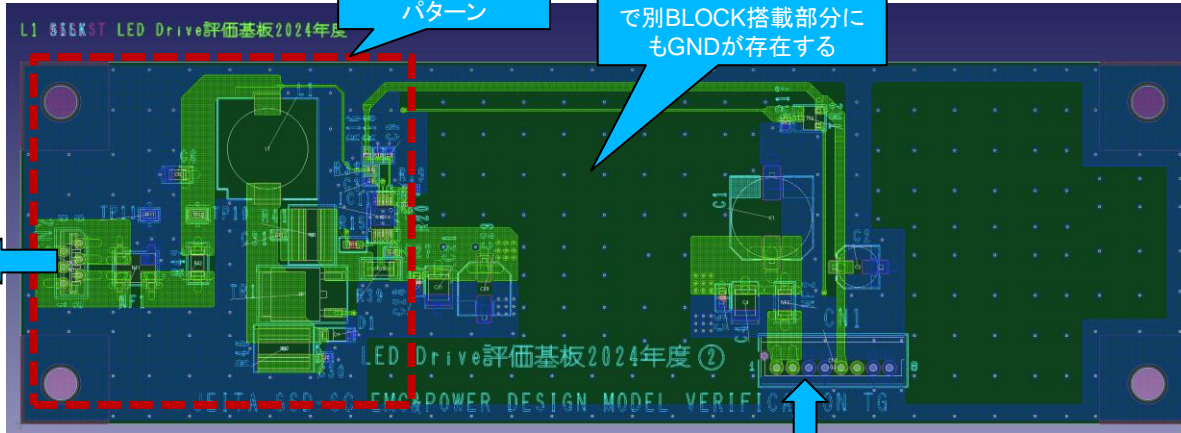
4層基板

表面

LED点灯回路部分
は両面と同じ
パターン

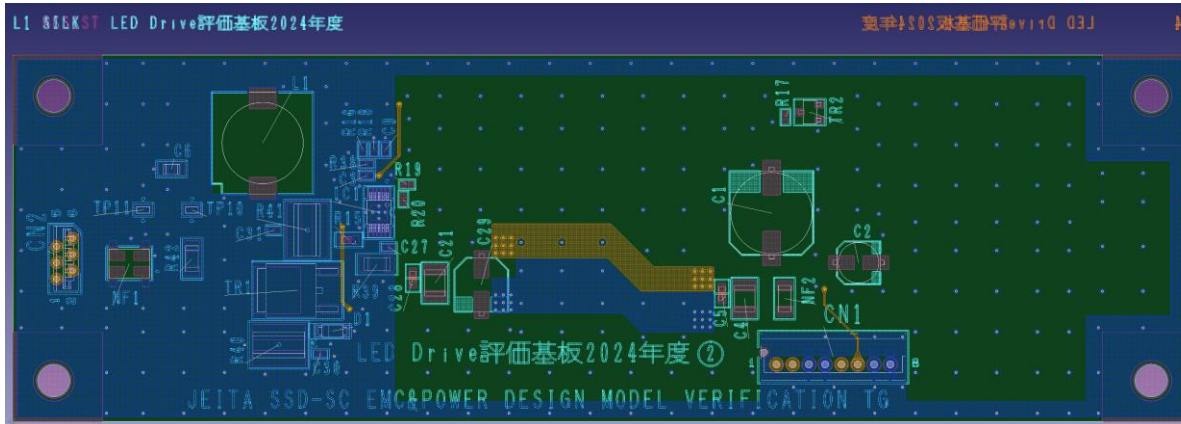
4層基板では2層3層に
べたGNDを配置するの
で別BLOCK搭載部分に
もGNDが存在する

LED
接続



裏面

電源入力



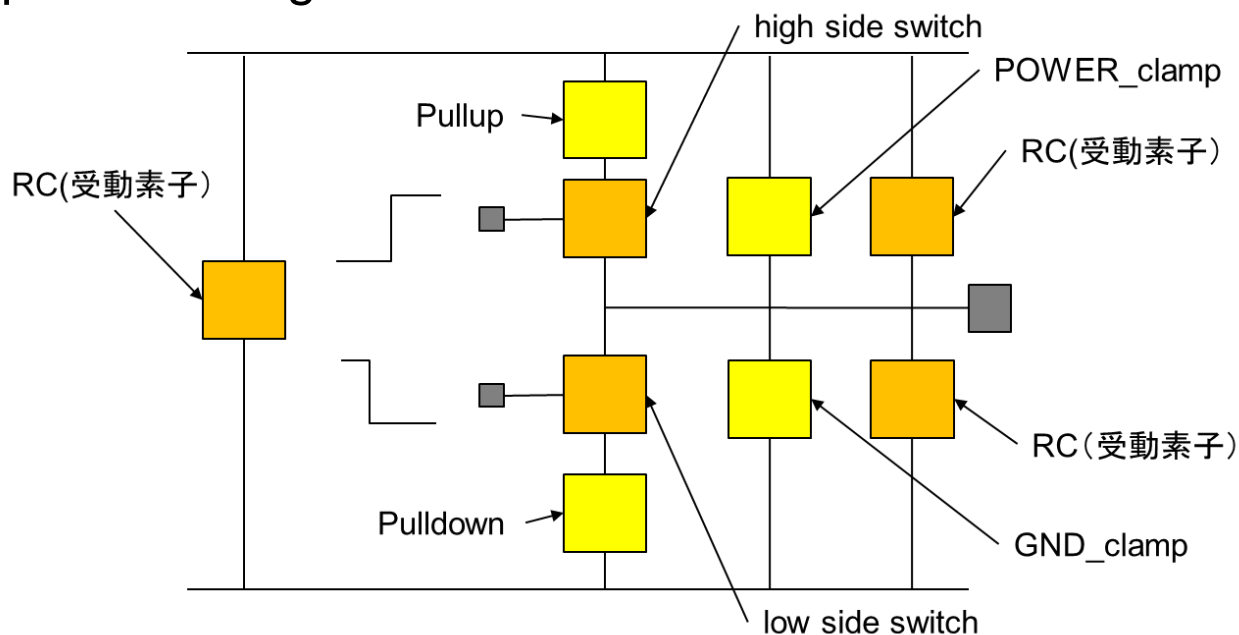
2層と3層のべたGND追加によりGNDの接続が強固になる。

LSIメーカーが提供するエミュレーション基板はできるだけノイズを発生しないようにこちらの設計。

成果物の例 1)

EMI評価モデルの要件と精度検証結果

SpiceかVerilog-A、VHDL-AMSでの記述を検討



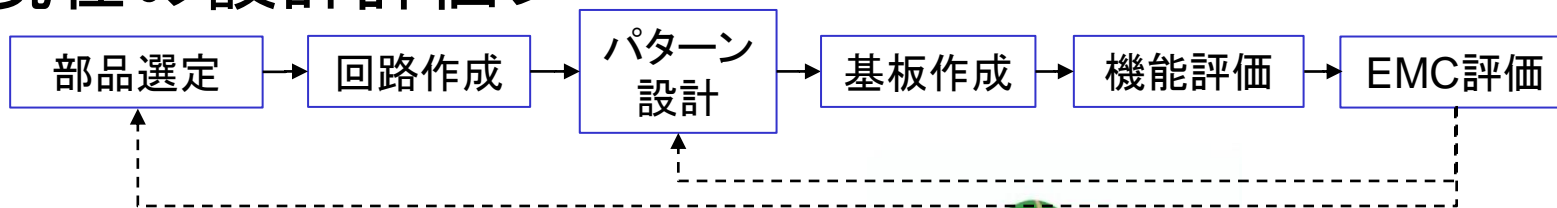
実測からEMI解析に特化したデバイスモデルを作成し、解析と実測の相関を検証する。

成果物の例 2)

両面基板化の設計Case

EMI評価モデルを使って最適な設計プロセスを実践

現在の設計評価フロー

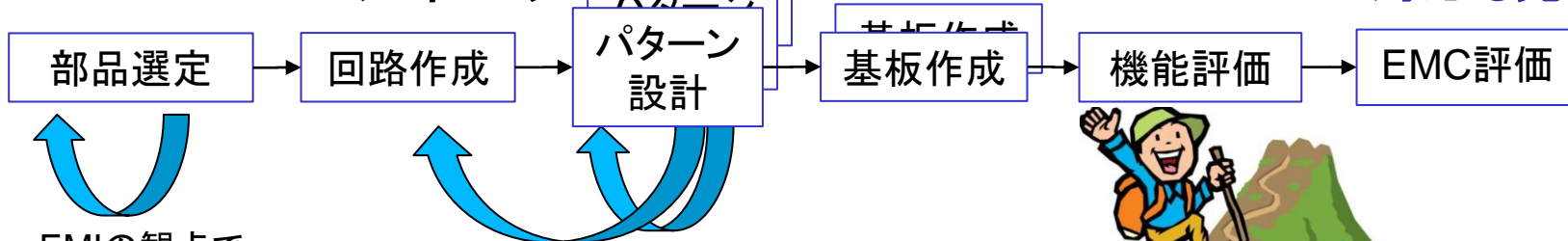


イタレーションの発生

EMIの観点でパターンの最適化と外付け部品の最適化

コストのバジェットイング

フロントローディング



EMIの観点で排除すべき部品の選定

EMI評価モデルを使った最適化

BCP対応も完了



最後に

- 具現化に必要な題材の準備はできました
- 次年度は検証計画の詳細化、実証ステージに移ります
- EMCのフロントローディングにご興味をお持ちの方は、今回のフォーラムのアンケートにて御参加のお問い合わせをいただきますようお願いいたします